
Ćwiczenie - 10

UKŁADY KOMBINACYJNE - BRAMKI, MULTIPLEXERY I DEMULTIPLEXERY

Spis treści

1	Cel ćwiczenia	2
2	Przebieg ćwiczenia	2
2.1	Wyznaczenie tabel prawdy bramek logicznych.	2
2.2	Minimalizacja funkcji logicznych metodą Karnaugh	2
2.3	Budowanie bramek logicznych za pomocą bramek NAND lub NOR	2
2.4	Badanie multiplexera	3
2.5	Badanie demultipexera	3
2.6	Wykorzystanie multiplexera w realizowaniu bramek logicznych	3
3	Sprawozdanie	3

1 Cel ćwiczenia

- Zapoznanie z podstawowymi układami kombinacyjnymi techniki cyfrowej.

2 Przebieg ćwiczenia

Płytki laboratoryjne zasilić z zestawu ETS-700.
Napięcie zasilania +5V.

2.1 Wyznaczenie tabel prawdy bramek logicznych.

Wyznaczyć tabele prawdy dla następujących bramek:

- NOT,
- OR,
- AND,
- NOR,
- NAND,
- ExOR,
- ExNOR.

Podłączyć wejścia bramek do przełączników znajdujących się w dolnej części zestawu, wyjścia bramek podłączyć do diod LED znajdujących się w prawym górnym rogu zestawu. Sprawdzić tabele prawdy dla podanych bramek.

2.2 Minimalizacja funkcji logicznych metodą Karnaugh

Zadaną funkcję przez prowadzącego zminimalizować metodą Karnaugh oraz zrealizować ją za pomocą dysponowanych bramek logicznych. Zbadać zgodność tablicy prawdy zbudowanego układu z tablicą zadanej funkcji logicznej.

2.3 Budowanie bramek logicznych za pomocą bramek NAND lub NOR

- Za pomocą bramek NAND lub NOR zbudować bramki podstawowe AND, OR i NOT.
- Za pomocą bramek NAND zbudować bramkę NOR.
- Za pomocą bramek NOR zbudować bramkę NAND.
- Za pomocą bramek NAND lub NOR zbudować bramkę ExOR.

2.4 Badanie multiplexera

Wyznaczyć tabele prawdy dla multiplexera.

2.5 Badanie demultiplexera

Wyznaczyć tabele prawdy dla demultiplexera.

2.6 Wykorzystanie multiplexera w realizowaniu bramek logicznych

Wykorzystując multiplexer zrealizować zadaną przez prowadzącego bramkę logiczną.

3 Sprawozdanie

Sprawozdanie powinno zawierać:

- wyznaczone tabele prawdy dla bramek cyfrowych,
- schemat zaprojektowanego połączenia realizującego zadaną przez prowadzącego funkcję logiczną oraz sprawdzoną podczas ćwiczenia tabelę prawdy,
- schematy zaprojektowanych bramek logicznych z bramek NAND lub NOR,
- tabele prawdy dla multiplexera i demultiplexera,
- schemat zaprojektowanego połączenia multiplexera realizujący zadaną przez prowadzącego funkcję logiczną,
- wnioski.